

ДЕЛИТЕЛИ ЧАСТОТЫ С «МЕАНДРОМ» НА ВЫХОДЕ

Сочетание условий “нечетный коэффициент деления и “мейндр” на выходе делителя частоты” требует применения особых схемотехнических решений. О некоторых из них уже рассказывалось на страницах журнала “Радио”. В публикуемой здесь подборке мы знакомим читателей с более простыми решениями этой задачи.

А. ШИТОВ, г. Иваново

Все сказанное в [1] относительно деления частоты на три при сохранении “мейндра” на выходе остается справедливым и при любом другом нечетном коэффициенте деления. Вместе с тем при малом численном значении этого коэффициента возможно значительное упрощение делителя частоты.

Описанные здесь делители частоты на три и на пять по быстродействию близки к используемым микросхемам. Делители работоспособны при любом начальном состоянии триггеров, поэтому далее для определенности предположим, что при включении питания триггеры окажутся в нулевом состоянии.

Схема делителя частоты на три, построенного на двух D-триггерах, показана на рис. 1, а поясняющие его работу диаграммы сигналов – на рис. 2.

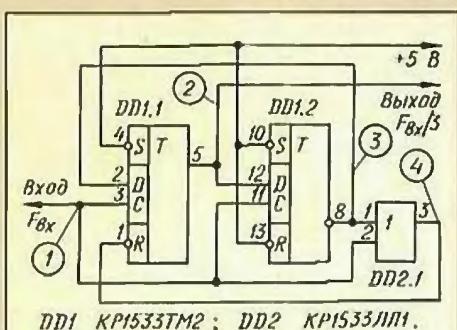


Рис. 1

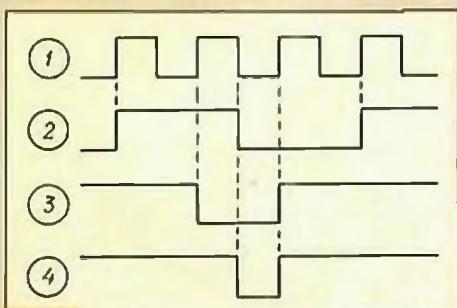


Рис. 2

Фронт первого входного импульса переведет в состояние 1 триггер DD1.1. С приходом второго импульса в состояние 1 переключится и триггер DD1.2.

После спада второго импульса на обо-

их входах элемента DD2.1 будет низкий уровень, поэтому низкий уровень с выхода элемента вернет триггер DD1.1 в со-

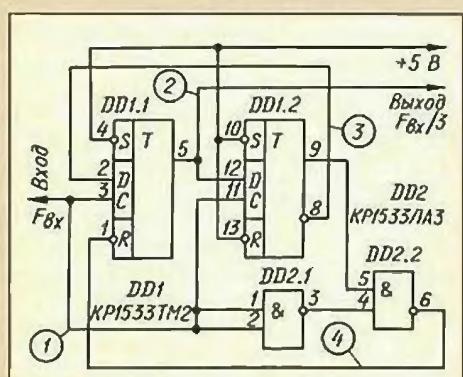


Рис. 3

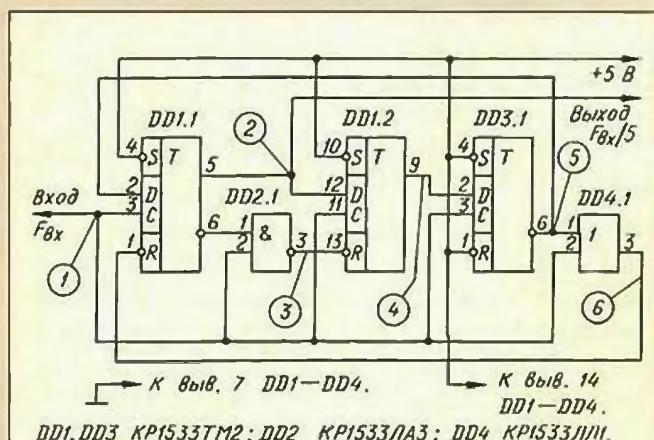


Рис. 4

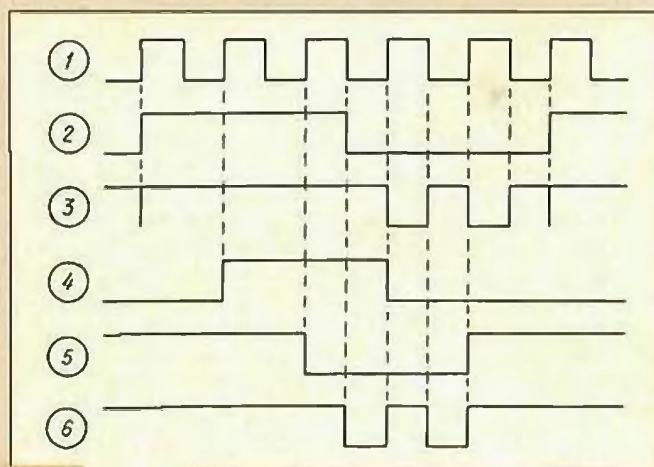


Рис. 5

стояние 0. Фронт третьего входного импульса вернет в состояние 0 триггер DD1.2. Состояние триггера DD1.1 не изменится, поскольку во время плюсового перепада входного сигнала триггер остается заблокированным низким уровнем с выхода элемента DD2.1.

К приходу четвертого входного импульса делитель окажется в исходном состоянии.

Вместо элемента ИЛИ DD2.1 допустимо применить более распространенные И-НЕ. Схема такого варианта построения делителя изображена на рис. 3. Устройство практически не отличается от исходного (диаграммы сигналов соответствуют рис. 2). Для запрещения работы обоих делителей достаточно подать низкий уровень на вход S любого из триггеров.

Подобное соединение триггеров с обратной связью применимо для построения делителя частоты и с другими нечетными коэффициентами деления [2]. На рис. 4 показана схема делителя на пять (диаграммы сигналов – на рис. 5).

Первые три входных импульса поочередно переведут триггеры устройства в состояние 1. После спада третьего импульса низкий уровень с выхода элемента DD4.1 вернет в состояние 0 триггер DD1.1. С приходом четвертого импульса на выходе элемента DD2.1 будет низкий уровень и триггер DD1.2 перейдет в состояние 0. Такое же состояние примет и триггер DD3.1 под действием пятого счетного импульса. Далее цикл работы повторяется.

Все описанные устройства сохраняют скважность входных импульсов, если она равна 2. В ином случае скважность Q_{вых} выходных импульсов будет равна:

$$Q_{\text{вых}} = 3Q_{\text{вх}}/(1+Q_{\text{вх}})$$
 и

$$Q_{\text{вых}} = 5Q_{\text{вх}}/(1+2Q_{\text{вх}})$$
 для делителей на три и пять соответственно ($Q_{\text{вх}}$ – скважность входного сигнала).

Такой схемотехнический подход применим для создания делителей и с большим коэффициентом деления. Но вряд ли это можно считать целесообразным из-за быстро растущего числа требуемых микросхем. Делитель частоты на семь и более следует строить по рекомендациям, данным в [1].

ЛИТЕРАТУРА

- Шитов А. Делитель частоты на три с “мейндром” на выходе. – Радио, 1996, № 7, с. 51, 52.
- Горошков Б. И. Элементы радиоэлектронных устройств. – М.: Радио и связь, 1989, с. 136.

**A. САМОЙЛЕНКО, г. Клин
Московской обл.**

В своей статье "Делитель частоты на три с "мэандром" на выходе" ("Радио", 1996, № 7, с. 51, 52) А. Шитов описал два варианта делителя на три, сохраняющих "мэандр" на выходе. Заметим, что в первом из них применены элементы трех микросхем (корпусов), во втором – четырех. Такая "расточительность" не всегда оправдана.

Предлагаю вариант такого же делителя (его структурная схема показана на рис. 7 в статье А. Иванова "Применение элемента ИСКЛЮЧАЮЩЕЕ ИЛИ" ("Радио", 1985, № 2, с. 37), но более экономного. В нем использованы "пол-корпуса" одной микросхемы и четверть другой. Схема делителя представлена на рис. 1, а временные диаграммы его работы – на рис. 2.

До момента t_1 (а с учетом задержек – до t_2) на выходе 2 счетчика DD2.1 действует сигнал низкого уровня, элемент DD1.1 повторяет входную последовательность. В момент t_2 на выходе 1 счетчика появляется высокий уровень (диаграмма 4), элемент DD1.1 ИСКЛЮЧАЮЩЕЕ ИЛИ становится инвертором и с момента t_2 до t_6 передает входную последовательность (диаграмма 1) с инверсией, а от t_6 до t_{10} – сквозь без инверсии и т. д.

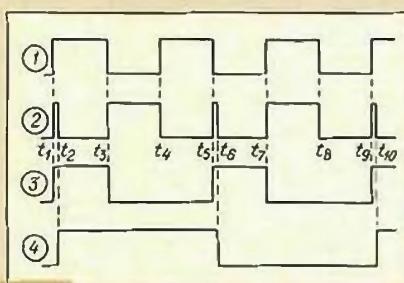


Рис. 2

Таким образом, благодаря подаче на нижний по схеме вход элемента DD1.1 сигнала с выхода 2 счетчика элемент периодически инвертирует входную последовательность (диаграмма 2) и в течение интервала времени, содержащего три периода входной частоты, например, от t_1 до t_6 , на каждые три одноименных фронта входной последовательности (диаграмма 1, моменты t_1 , t_4 , t_7) вырабатывает четыре одноименных фронта (диаграмма 2, моменты t_1 , t_3 , t_5 , t_7), которые, воздействуя на делитель частоты на 4, обеспечивают выполнение зависимости $F_{вых}=F_{вх}/3$ (диаграмма 4).

В описываемом делителе с выхода элемента DD1.1 можно снять сигнал с частотой $4F_{вх}/3$, но период этой последовательности

состоит из двух неравных по длительности импульсов (паузы одинаковы; диаграмма 2). Кроме этого, с выхода 1 счетчика DD2.1 можно получить сигнал с частотой $2F_{вх}/3$ и скважностью 3.

Вместо счетчика DD2.1, используемого как делитель частоты на 4, при необходимости подойдет другой делитель на 4, выполненный, например, на другом двоичном счетчике или на двух последовательно включенных триггерах K561TM2 в счетном режиме.

Для сдвига выходного "мэандра" на полпериода входной частоты достаточно подать выходной сигнал элемента DD1.1 на вход СР счетчика DD2.1, а его вход CN соединить с общим проводом.

Делитель позволяет также реализовать коэффициенты деления 7 или 15 при сохранении скважности выходного сигнала, равной 2. Для этого достаточно переключить нижний по схеме вход элемента DD1.1 к выходу 4 или 8 счетчика соответственно. С этих выходов снимают и выходной сигнал делителя.

Проверяют работоспособность делителя с помощью осциллографа либо частотомера. Для получения устойчивого изображения на экране осциллографа лучше засинхронизировать его внешним сигналом с одного из старших разрядов счетчика DD2.1 (с выхода 4 или 8). Форма сигналов должна быть близкой к показанной на рис. 2. Импульс диаграммы 2 между моментами t_1 и t_2 очень узкий, и чтобы его увидеть, можно попробовать расфокусировать луч осциллографа.

При проверке частотомером измеряют частоту в точках 1–4 делителя и убеждаются в соответствии измеренных значений указанным на схеме.

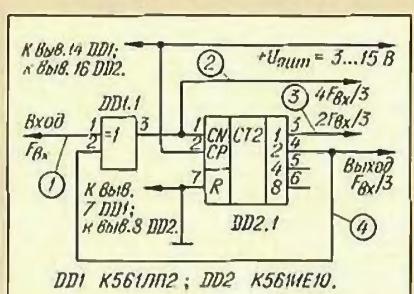


Рис. 1

ПРОВЕРКА ЖИДКОКРИСТАЛЛИЧЕСКОГО ИНДИКАТОРА

Перед установкой цифрового ЖКИ в конструкцию желательно проверить исправность всех элементов всех его разрядов. Автометром эту работу выполнить нельзя. Как же быть?

Предлагаю очень простой и надежный метод проверки элементов ЖКИ. Нужно взять два любых проводника длиной 500...700 мм с хорошей изоляцией и свить их в шнур с любым шагом.

Затем определяют в сетевой розетке (~220 В) фазный вывод и подключают к нему один из проводов шнура; второй конец этого провода надежно изолируют.

Любым концом второго провода шнура касаются поочередно выводов элементов индикатора. Если элемент исправен, он включается. Индикатор при этом нужно держать в руке, не ка-

саясь выводов пальцами.

Интересно, что тот же эффект можно получить, касаясь выводов индикатора холодным жалом паяльника "Момент" (без нажатия на кнопку "Нагревание"), включенного в сеть.

А. МУРЗИЧ
г. Кировск Луганской обл.,
Украина

ОБМЕН ОПЫТОМ

О МАРКИРОВКЕ КЕРАМИЧЕСКИХ КОНДЕНСАТОРОВ

В последнее время на российском рынке появились керамические конденсаторы азиатского производства емкостью от 1 пФ до 40 тыс. пФ с отрицательным ТКЕ. Многие радиолюбители испытывают трудности с расшифровкой их маркировки. Произведенные мною измерения показали, что

на конденсаторах емкостью до 99 пФ указывается число пикофарад. Обозначение конденсаторов емкостью более 100 пФ состоит из трех цифр: две первые указывают значение первого сомножителя, а третья – степень второго сомножителя, равного 10. Например, число "403" расшифровывается

как $40 \cdot 10^3 = 40$ тыс. пФ, а число "101" – как $10 \cdot 10^1 = 100$ пФ. Емкость конденсаторов более 2 тыс. пФ иногда указывается и в микрофарадах. Например, 0,002=2 тыс. пФ.

А. ПАНЬШИН
г. Москва